

Computer Architecture I - course description

General information	
Course name	Computer Architecture I
Course ID	11.3-WI-INFP-AK-I
Faculty	Faculty of Computer Science, Electrical Engineering and Automatics
Field of study	Computer Science / Industrial Information Systems
Education profile	academic
Level of studies	First-cycle studies leading to Engineer's degree
Beginning semester	winter term 2016/2017

Course information	
Semester	1
ECTS credits to win	4
Course type	obligatory
Teaching language	polish
Author of syllabus	dr hab. inż. Andrzej Pieczyński, prof. UZ

Classes forms					
The class form	Hours per semester (full-time)	Hours per week (full-time)	Hours per semester (part-time)	Hours per week (part-time)	Form of assignment
Laboratory	30	2	18	1,2	Credit with grade
Lecture	15	1	9	0,6	Credit with grade

Aim of the course

Nabycie umiejętności i kompetencji w zakresie:

- budowy komputera,
- zasad przesyłania, przechowywania i przetwarzania informacji w komputerze,
- ogólnych zasad pracy komputera,
- architektur równoległych komputerów.

Prerequisites

brak

Scope

Istota działania systemu komputerowego: Modele von Neumanna i Harvarda. Zasada współpracy procesora z pamięcią w procesie przetwarzania informacji. Operacje wejścia-wyjścia. Hierarchia pamięci, struktura adresowa. Systemy wieloprocessorowe. Klasyfikacja Flynna, maszyny SIMD, MISD, MIMD.

Model programowy procesora. Poziomy maszynowe i języki maszynowe, architektura listy rozkazów. Reprezentacja i typy danych. Kodowanie liczb całkowitych. Zmiennoprzecinkowe reprezentacje liczb. Standard IEEE 754. Działania na danych. Algorytmy dodawania, odejmowania, mnożenia i dzielenia. Tryby adresowania. Sterowanie przebiegiem programu. Warunki i rozgałęzienia.

Potokowe przetwarzanie rozkazów. Współpraca wielu jednostek wykonawczych. Prognoza i realizacja rozgałęzień. Modele przetwarzania informacji.

Sprzęż z otoczeniem. Magistrale (ISA, ESIA, LB, PCI, AGP). Urządzenia zewnętrzne - monitor, klawiatura, mysz, drukarka. Zasady działania i obsługi. Środowisko multimedialne.

Organizacja i hierarchia pamięci. Pamięć podręczna - organizacja i obsługa. Problem spójności pamięci podręcznej, Model MESI. Pamięci wtórne (masowe). Metody zapisu informacji na nośniku magnetycznym i optycznym. Sterowniki pamięci masowych.

Architektury RISC i ich charakterystyka. Programy współbieżne i maszyny równoległe. Mechanizmy przyspieszające. Przetwarzanie potokowe (pipelining). Prognoza rozgałęzień. Przyspieszanie realizacji rozgałęzień. Rozdzielona i wielopoziomowa pamięć podręczna (cache). Organizacja systemu pamięci. Architektura mikroprocesorów klasy CISC. Przegląd współczesnych architektur RISC.

Klasyfikacja architektur. Współbieżne wykonywanie programów w systemach wieloprocessorowych. Klasyfikacja maszyn równoległych. Techniki programowania systemów równoległych. Mechanizmy komunikacji i synchronizacji. Dekompozycja problemu dla potrzeb przetwarzania równoległego. Systemy rozproszone.

Teaching methods

wykład: wykład konwencjonalny/tradycyjny

laboratorium: ćwiczenia laboratoryjne.

Learning outcomes and methods of theirs verification

Outcome description	Outcome symbols	Methods of verification	The class form
---------------------	-----------------	-------------------------	----------------

Outcome description	Outcome symbols	Methods of verification	The class form
Potrafi montować zestaw komputerowy z dostępnych podzespołów	• K_U11	• an ongoing monitoring during classes	• Laboratory
Umie korzystać z różnych konfiguracji komputera	• K_U11	• an ongoing monitoring during classes	• Laboratory
Potrafi obsługiwać systemy startowe BIOS	• K_U12	• an ongoing monitoring during classes	• Laboratory
Potrafi przygotować konfigurację zestawu komputerowego	• K_U11	• an ongoing monitoring during classes	• Laboratory
Jest otwarty na używanie nowych rozwiązań w sprzęcie komputerowym	• K_K05 • K_K06 • K_K09 • K_K10	• an evaluation test	• Lecture
Ma wiedzę z zakresu opisu funkcje podstawowych podzespołów komputera	• K_W07	• an evaluation test	• Lecture
Ma wiedzę na temat funkcjonowania komputera wieloprocesorowego opartego o architekturę równoległą	• K_W07	• an evaluation test	• Lecture

Assignment conditions

Wykład - warunkiem zaliczenia jest uzyskanie pozytywnych ocen z kolokwiów pisemnych lub ustnych przeprowadzonych, co najmniej raz w semestrze.

Laboratorium - warunkiem zaliczenia jest uzyskanie pozytywnych ocen ze wszystkich ćwiczeń laboratoryjnych, przewidzianych do realizacji w ramach programu laboratorium.

Składowe oceny końcowej = wykład: 50% + laboratorium: 50%

Recommended reading

1. Chalk B.S.: Organizacja i architektura komputera, WNT, Warszawa, 1998
2. Metzger P.: *Anatomia PC*, wydanie VI, Helion, 2003
3. Mueller S.: Rozbudowa i naprawa komputerów PC, Helion, 2001
4. Wojtuszkiewicz K.: Urządzenia techniki komputerowej. Cz. 1 – Jak działa komputer, WN PWN, Warszawa, 2013.
5. Wojtuszkiewicz K.: Urządzenia techniki komputerowej. Cz. 2 – Urządzenia peryferyjne i interfejsy, WN PWN, Warszawa, 2013.

Further reading

1. Mueller S., Soper M. E.: Rozbudowa i naprawa komputerów PC. Kompendium, Helion, 2001
2. Metzger P.: Diagnostyka i optymalizacja komputerów PC, Helion, 2001

Notes

Modified by dr hab. inż. Andrzej Pieczyński, prof. UZ (last modification: 19-09-2016 21:25)

Generated automatically from SyllabUZ computer system