

Embedded Systems Design - course description

General information	
Course name	Embedded Systems Design
Course ID	06.0-WI-INF-D-PSO
Faculty	Faculty of Computer Science, Electrical Engineering and Automatics
Field of study	Computer Science / Computer Engineering
Education profile	academic
Level of studies	Second-cycle studies leading to MSc degree
Beginning semester	summer term 2016/2017

Course information	
Semester	2
ECTS credits to win	6
Course type	optional
Teaching language	polish
Author of syllabus	dr inż. Michał Doligalski

Classes forms					
The class form	Hours per semester (full-time)	Hours per week (full-time)	Hours per semester (part-time)	Hours per week (part-time)	Form of assignment
Lecture	30	2	18	1,2	Exam
Laboratory	30	2	18	1,2	Credit with grade

Aim of the course

- zapoznanie studentów z podstawowymi technikami zintegrowanego projektowania systemów sprzętowo-programowych
- ukształtowanie wśród studentów zrozumienia konieczności stosowania rozwiązań integrujących sprzęt i oprogramowanie w systemie osadzonym
- ukształtowanie podstawowych umiejętności w zakresie projektowania układów i systemów osadzonych, oraz ich oprogramowania.

Prerequisites

Scope

Tendencje na rynku elektroniki, a zwłaszcza systemów zintegrowanych. Rola układów osadzonych we współczesnej elektronice. Podejście zintegrowane do projektowania jako nowa jakość w stosunku do metod tradycyjnych. Podstawowe fazy projektowania zintegrowanego: specyfikacja, translacja do modelu formalnego, modelowanie, weryfikacja, kosymulacja, dekompozycja, implementacja części sprzętowej i programowej. Specyfikacja systemów mikroprocesorowych na poziomie systemowym. Zastosowanie języków opisu sprzętu (VHDL, Verilog itp.) i programowania (C/C++, Java itp.) do reprezentacji systemów sprzętowo-programowych. Modele formalne stosowane w projektowaniu zintegrowanym: wymagania i cechy modeli. Omówienie najważniejszych typów modeli. Architektury systemów zintegrowanych (typowe elementy architektury, typowy szablon architektury, koprocessorowy tryb pracy, koszt interfejsu HW/SW). Specjalizowane procesory sprzętowe (FPGA/CPLD) i programowe (ASIP).

Teaching methods

wykład: wykład konwencjonalny

laboratorium: praca w grupach, zajęcia praktyczne, ćwiczenia laboratoryjne

Learning outcomes and methods of theirs verification

Outcome description	Outcome symbols	Methods of verification	The class form
Potrafi, przy użyciu narzędzi CAD, zaprojektować prosty system osadzony oraz oprogramować go z wykorzystaniem języków programowania	• K_U14 • K_U17 • K_K03 • K_K04 • K_K05	• a quiz • an ongoing monitoring during classes	• Laboratory
Zna modele formalne oraz ich cechy stosowane w projektowaniu zintegrowanym	• K_W09 • K_U14 • K_U17	• an exam - oral, descriptive, test and other	• Lecture
Potrafi wskazać fazy projektowania zintegrowanego, omówić architekturę systemu osadzonego.	• K_W09 • K_U14	• an exam - oral, descriptive, test and other	• Lecture
Rozumie rolę układów osadzonych we współczesnej elektronice potrafi zastosować je praktycznie	• K_W09 • K_K01	• a quiz • an ongoing monitoring during classes	• Laboratory

Assignment conditions

Wykład - Warunkiem zaliczenia jest uzyskanie pozytywnej oceny z egzaminu realizowanego w formie pisemnej. Warunkiem przystąpienia do egzaminu jest pozytywna ocena z laboratorium.

Laboratorium - warunkiem zaliczenia jest uzyskanie pozytywnych ocen ze wszystkich ćwiczeń laboratoryjnych, przewidzianych do realizacji w ramach programu laboratorium (80%) oraz aktywności na zajęciach (20%).

Składowe oceny końcowej = wykład: 60% + laboratorium: 40%

Recommended reading

1. Balarin F. et al.: Hardware-Software Co-Design of Embedded Systems. The POLIS Approach, Kluwer Academic Publishers, 1997.
2. De Micheli G.: Synteza i optymalizacja układów cyfrowych, WNT, Warszawa, 1998.
3. Proceedings of the IEEE, Special issue on Hardware/Software Codesign, vol. 85, No. 3, March 1997.
4. Staunstrup J., Wolf W. (eds.): Hardware/Software Co-Design: Principles and Practice, Kluwer Academic Publishers, 1997.

Further reading

1. Ciletti M. D.: Modeling, Synthesis, and Rapid Prototyping with the Verilog HDL, Prentice-Hall, Upper Saddle River, NJ, 1999.
2. Kamionka-Mikuła H., Małysiak H., Pochopień B.: Synteza i analiza układów cyfrowych, Wydawnictwo Pracowni Komputerowej Jacka Skalmierskiego, Gliwice, 2006.
3. Łuba T., Zbierzchowski B.: Komputerowe projektowanie układów cyfrowych, WKiŁ, Warszawa, 2000.
4. Skahill K.: Język VHDL - Projektowanie programowalnych układów logicznych, WNT, Warszawa, 2001.
5. Zwoliński M.: Projektowanie układów cyfrowych z wykorzystaniem języka VHDL, Wydanie 2, WKŁ, Warszawa, 2007.

Notes

Modified by prof. dr hab. inż. Krzysztof Patan (last modification: 22-09-2016 22:08)

Generated automatically from SylabUZ computer system