

# Projektowanie systemów osadzonych - opis przedmiotu

| Informacje ogólne   |                                                                   |
|---------------------|-------------------------------------------------------------------|
| Nazwa przedmiotu    | Projektowanie systemów osadzonych                                 |
| Kod przedmiotu      | 06.0-WI-INF-D-PSO                                                 |
| Wydział             | <a href="#">Wydział Informatyki, Elektrotechniki i Automatyki</a> |
| Kierunek            | Informatyka                                                       |
| Profil              | ogólnoakademicki                                                  |
| Rodzaj studiów      | drugiego stopnia z tyt. magistra inżyniera                        |
| Semestr rozpoczęcia | semestr zimowy 2018/2019                                          |

| Informacje o przedmiocie        |                                                                           |
|---------------------------------|---------------------------------------------------------------------------|
| Semestr                         | 2                                                                         |
| Liczba punktów ECTS do zdobycia | 6                                                                         |
| Typ przedmiotu                  | obieralny                                                                 |
| Język nauczania                 | polski                                                                    |
| Sylabus opracował               | <ul style="list-style-type: none"><li>dr inż. Michał Doligalski</li></ul> |

| Formy zajęć  |                                         |                                        |                                            |                                           |                     |
|--------------|-----------------------------------------|----------------------------------------|--------------------------------------------|-------------------------------------------|---------------------|
| Forma zajęć  | Liczba godzin w semestrze (stacjonarne) | Liczba godzin w tygodniu (stacjonarne) | Liczba godzin w semestrze (niestacjonarne) | Liczba godzin w tygodniu (niestacjonarne) | Forma zaliczenia    |
| Wykład       | 30                                      | 2                                      | 18                                         | 1,2                                       | Egzamin             |
| Laboratorium | 30                                      | 2                                      | 18                                         | 1,2                                       | Zaliczenie na ocenę |

## Cel przedmiotu

- zapoznanie studentów z podstawowymi technikami zintegrowanego projektowania systemów sprzętowo-programowych
- ukształtowanie wśród studentów zrozumienia konieczności stosowania rozwiązań integrujących sprzęt i oprogramowanie w systemie osadzonym
- ukształtowanie podstawowych umiejętności w zakresie projektowania układów i systemów osadzonych, oraz ich oprogramowania.

## Wymagania wstępne

## Zakres tematyczny

Tendencje na rynku elektroniki, a zwłaszcza systemów zintegrowanych. Rola układów osadzonych we współczesnej elektronice. Podejście zintegrowane do projektowania jako nowa jakość w stosunku do metod tradycyjnych. Podstawowe fazy projektowania zintegrowanego: specyfikacja, translacja do modelu formalnego, modelowanie, weryfikacja, kosymulacja, dekompozycja, implementacja części sprzętowej i programowej. Specyfikacja systemów mikroprocesorowych na poziomie systemowym. Zastosowanie języków opisu sprzętu (VHDL, Verilog itp.) i programowania (C/C++, Java itp.) do reprezentacji systemów sprzętowo-programowych. Modele formalne stosowane w projektowaniu zintegrowanym: wymagania i cechy modeli. Omówienie najważniejszych typów modeli. Architektury systemów zintegrowanych (typowe elementy architektury, typowy szablon architektury, koprocesorowy tryb pracy, koszt interfejsu HW/SW). Specjalizowane procesory sprzętowe (FPGA/CPLD) i programowe (ASIP).

## Metody kształcenia

**wykład:** wykład konwencjonalny

**laboratorium:** praca w grupach, zajęcia praktyczne, ćwiczenia laboratoryjne

## Efekty uczenia się i metody weryfikacji osiągnięcia efektów uczenia się

| Opis efektu                                                                                                                         | Symbole efektów                                                                                                                                                                                         | Metody weryfikacji                                                                                   | Forma zajęć                                                    |
|-------------------------------------------------------------------------------------------------------------------------------------|---------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|------------------------------------------------------------------------------------------------------|----------------------------------------------------------------|
| Potrafi, przy użyciu narzędzi CAD, zaprojektować prosty system osadzony oraz oprogramować go z wykorzystaniem języków programowania | <ul style="list-style-type: none"><li>• <a href="#">K_U14</a></li><li>• <a href="#">K_U17</a></li><li>• <a href="#">K_K03</a></li><li>• <a href="#">K_K04</a></li><li>• <a href="#">K_K05</a></li></ul> | <ul style="list-style-type: none"><li>• bieżąca kontrola na zajęciach</li><li>• sprawdzian</li></ul> | <ul style="list-style-type: none"><li>• Laboratorium</li></ul> |
| Zna modele formalne oraz ich cechy stosowane w projektowaniu zintegrowanym                                                          | <ul style="list-style-type: none"><li>• <a href="#">K_W09</a></li><li>• <a href="#">K_U14</a></li><li>• <a href="#">K_U17</a></li></ul>                                                                 | <ul style="list-style-type: none"><li>• egzamin - ustny, opisowy, testowy i inne</li></ul>           | <ul style="list-style-type: none"><li>• Wykład</li></ul>       |
| Potrafi wskazać fazy projektowania zintegrowanego, omówić architekturę systemu osadzonego.                                          | <ul style="list-style-type: none"><li>• <a href="#">K_W09</a></li><li>• <a href="#">K_U14</a></li></ul>                                                                                                 | <ul style="list-style-type: none"><li>• egzamin - ustny, opisowy, testowy i inne</li></ul>           | <ul style="list-style-type: none"><li>• Wykład</li></ul>       |
| Rozumie rolę układów osadzonych we współczesnej elektronice potrafi zastosować je praktycznie                                       | <ul style="list-style-type: none"><li>• <a href="#">K_W09</a></li><li>• <a href="#">K_K01</a></li></ul>                                                                                                 | <ul style="list-style-type: none"><li>• bieżąca kontrola na zajęciach</li><li>• sprawdzian</li></ul> | <ul style="list-style-type: none"><li>• Laboratorium</li></ul> |

## Warunki zaliczenia

**Wykład** - Warunkiem zaliczenia jest uzyskanie pozytywnej oceny z egzaminu realizowanego w formie pisemnej. Warunkiem przystąpienia do egzaminu jest pozytywna ocena z laboratorium.

**Laboratorium** - warunkiem zaliczenia jest uzyskanie pozytywnych ocen ze wszystkich ćwiczeń laboratoryjnych, przewidzianych do realizacji w ramach programu laboratorium (80%) oraz aktywności na zajęciach (20%).

**Składowe oceny końcowej** = wykład: 60% + laboratorium: 40%

## Literatura podstawowa

1. Balarin F. et al.: Hardware-Software Co-Design of Embedded Systems. The POLIS Approach, Kluwer Academic Publishers, 1997.
2. De Micheli G.: Synteza i optymalizacja układów cyfrowych, WNT, Warszawa, 1998.
3. Proceedings of the IEEE, Special issue on Hardware/Software Codesign, vol. 85, No. 3, March 1997.
4. Staunstrup J., Wolf W. (eds.): Hardware/Software Co-Design: Principles and Practice, Kluwer Academic Publishers, 1997.

## Literatura uzupełniająca

1. Ciletti M. D.: Modeling, Synthesis, and Rapid Prototyping with the Verilog HDL, Prentice-Hall, Upper Saddle River, NJ, 1999.
2. Kamionka-Mikuła H., Małysiak H., Pochopień B.: Synteza i analiza układów cyfrowych, Wydawnictwo Pracowni Komputerowej Jacka Skalmierskiego, Gliwice, 2006.
3. Łuba T., Zbierchowski B.: Komputerowe projektowanie układów cyfrowych, WKiŁ, Warszawa, 2000.
4. Skahill K.: Język VHDL - Projektowanie programowalnych układów logicznych, WNT, Warszawa, 2001.
5. Zwoliński M.: Projektowanie układów cyfrowych z wykorzystaniem języka VHDL, Wydanie 2, WKŁ, Warszawa, 2007.

## Uwagi

Zmodyfikowane przez dr inż. Michał Doligalski (ostatnia modyfikacja: 29-04-2018 08:48)

Wygenerowano automatycznie z systemu SyllabUZ